

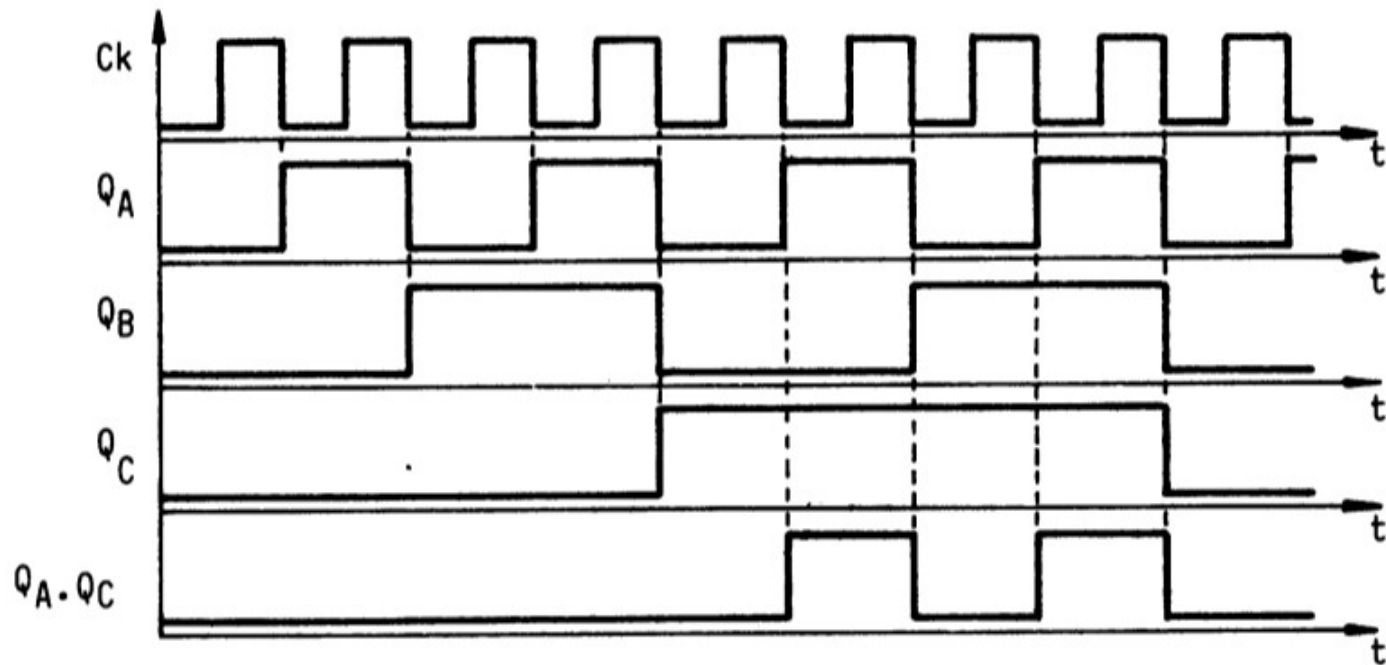
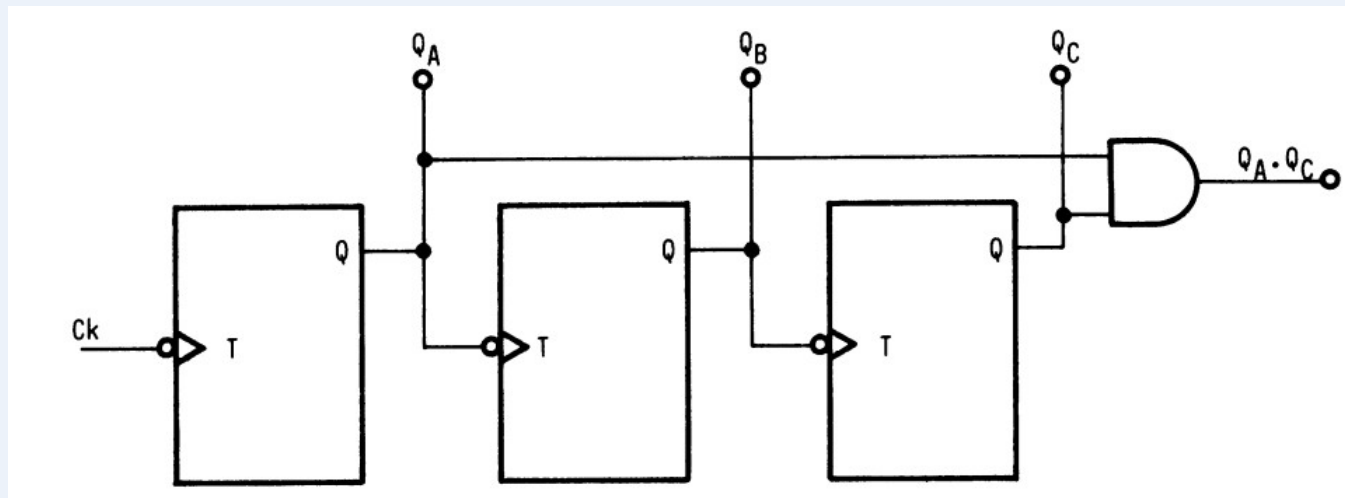
EQUIPOS MICROPROGRAMABLES

16. CONTADORES, DIVISORES DE
FRECUENCIA Y GENERADORES DE
SECUENCIA

INTRODUCCIÓN

- Hemos estudiado que un contador es una agrupación de biestables.
- Un contador es un circuito que genera en sus salidas una combinación binaria que se corresponde con el número de veces que se ha inyectado un impulso efectivo en la entrada, el reloj.
- Un divisor de frecuencia es básicamente un contador del que sólo se aprovecha una salida, de forma que la frecuencia de entrada es múltiplo entero de la frecuencia de salida.
- Un generador de secuencia puede ser un contador en el que se han tomado las salidas adecuadas.
- Contadores y secuenciadores pueden ser cíclicos o acíclicos.

EJEMPLO

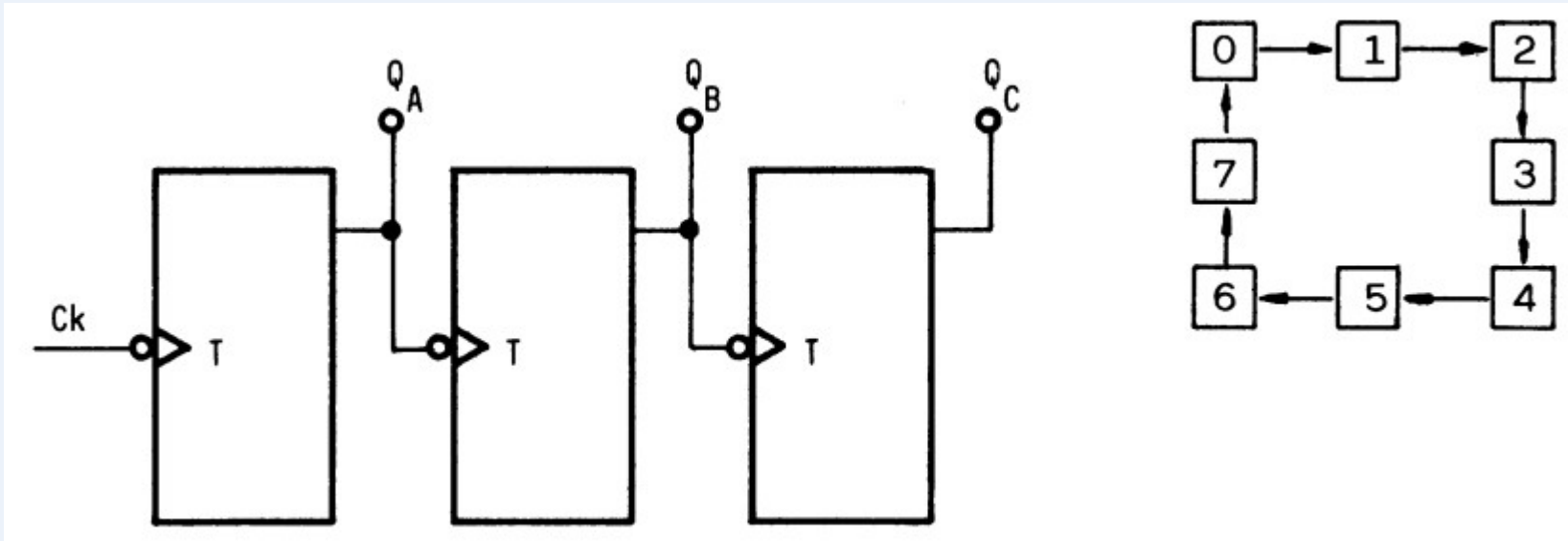


CONTADORES

- Son agrupaciones en serie de biestables.
- Se pueden clasificar en función de varios criterios:
 - Por su funcionamiento:
 - Ascendentes.
 - Descendentes.
 - Universal.
 - Por su forma de actuación:
 - Asíncronos.
 - Síncronos.
 - Por su lógica de salida:
 - Binarios.
 - BCD y decimales.
 - Otros.

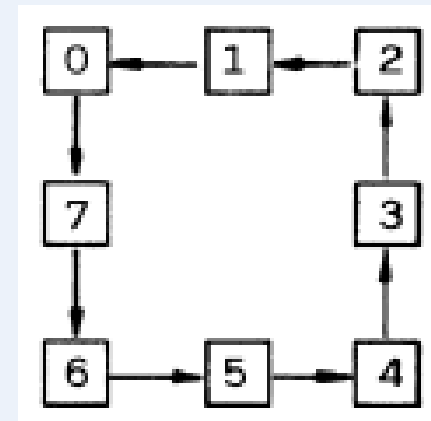
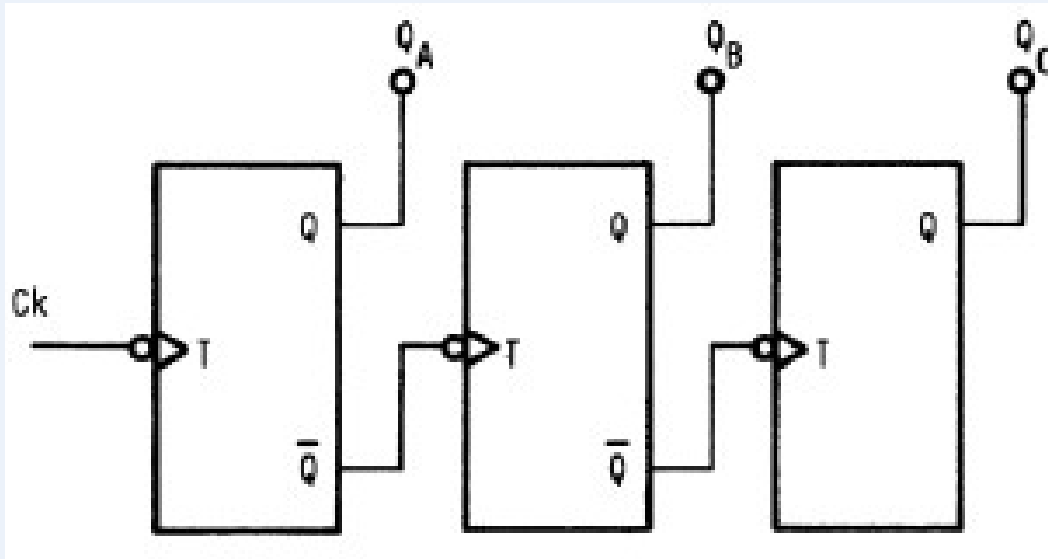
CONTADOR ASCENDENTE

- Cuenta, Up-counter. A cada ciclo de reloj se incrementa en una unidad la cuenta anterior.



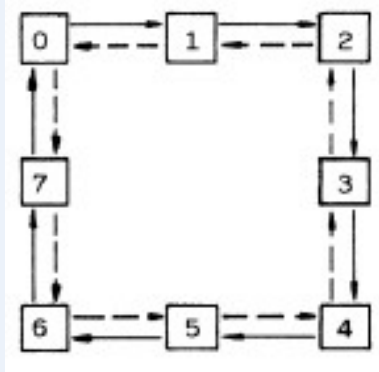
CONTADOR DESCENDENTE

- Descuenta, Down-counter. A cada ciclo de reloj, la combinación formada por $Q_C Q_B Q_A$ desciende en una unidad.
- La conexión entre biestables no se toma de Q , sino de $\overline{Q}$



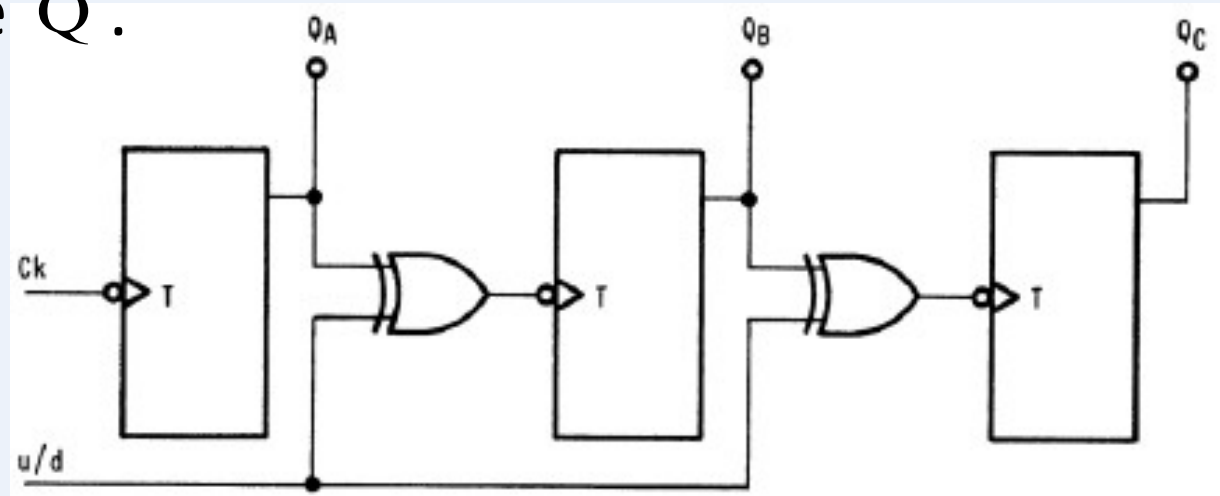
CONTADOR UNIVERSAL

- Cuenta/descuenta, Up/Down counter.
- Tienen una entrada adicional, u/d por ejemplo.
- El circuito es una combinación de los dos anteriores, en el que con la entrada u/d enlazamos los biestables bien de Q, o de $\overline{Q}$.



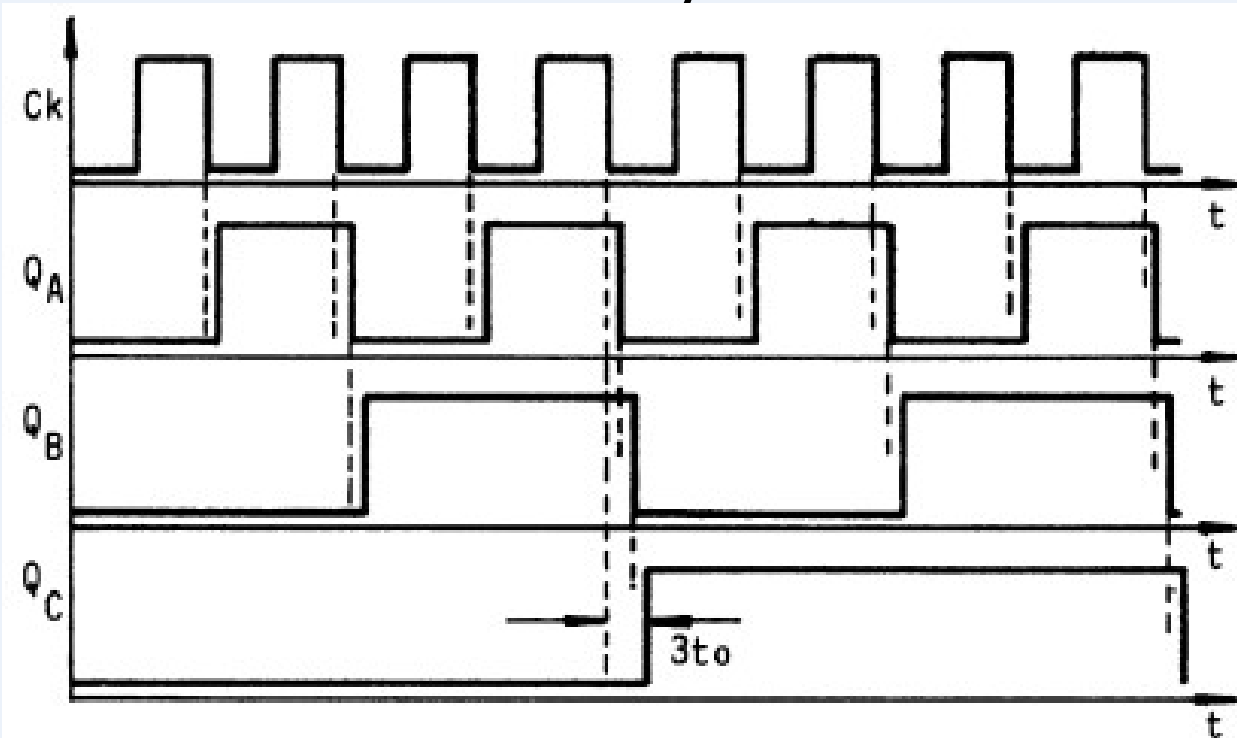
————→ cuenta. u/d = 0

———→ descuenta. u/d = 1



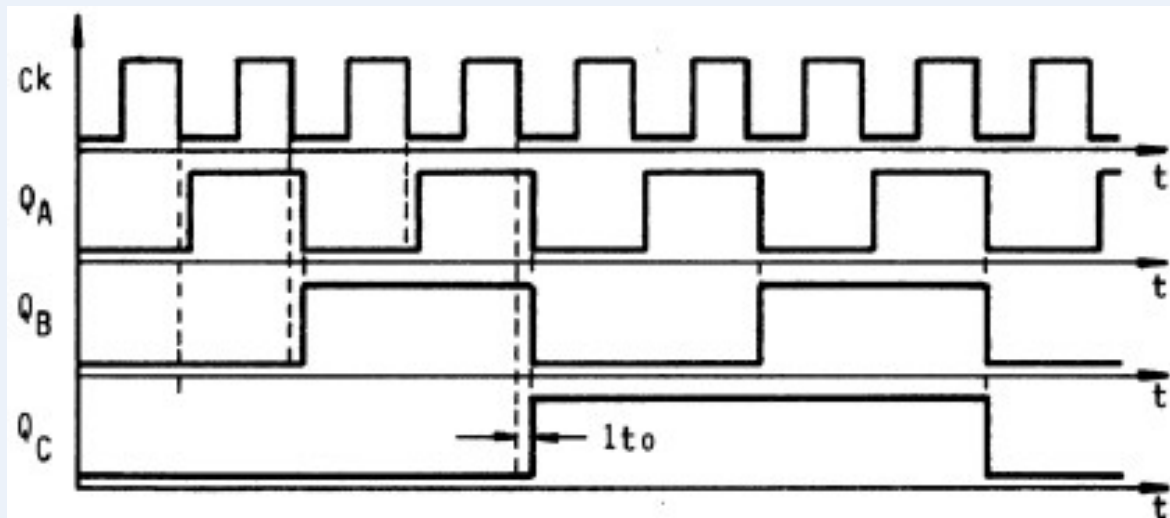
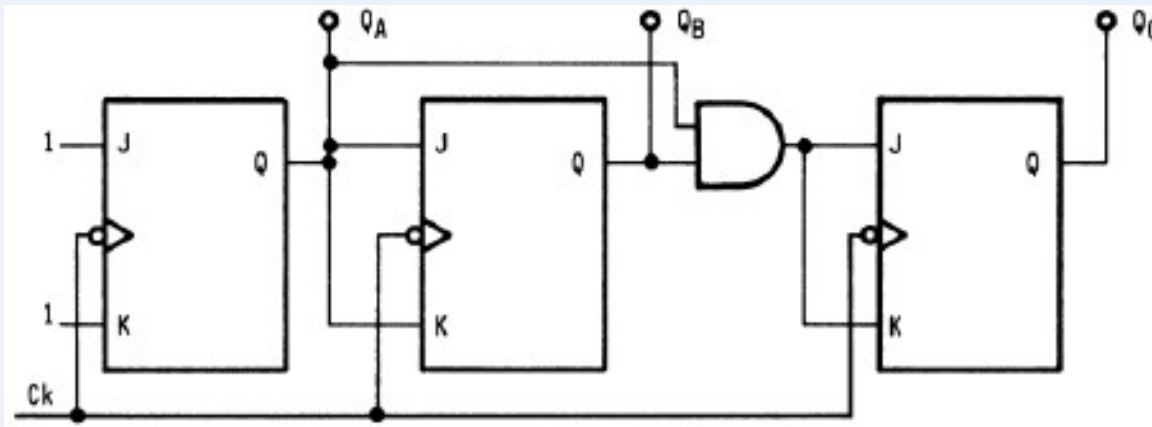
CONTADOR ASÍNCRONO

- También se llaman contadores en serie.
- El reloj no afecta a todos los biestables a la vez-
- El problema es que se acumulan los retrasos y en el último biestable pueden estar muy retrasados respecto a la señal de entrada. No es muy útil en frecuencias altas.



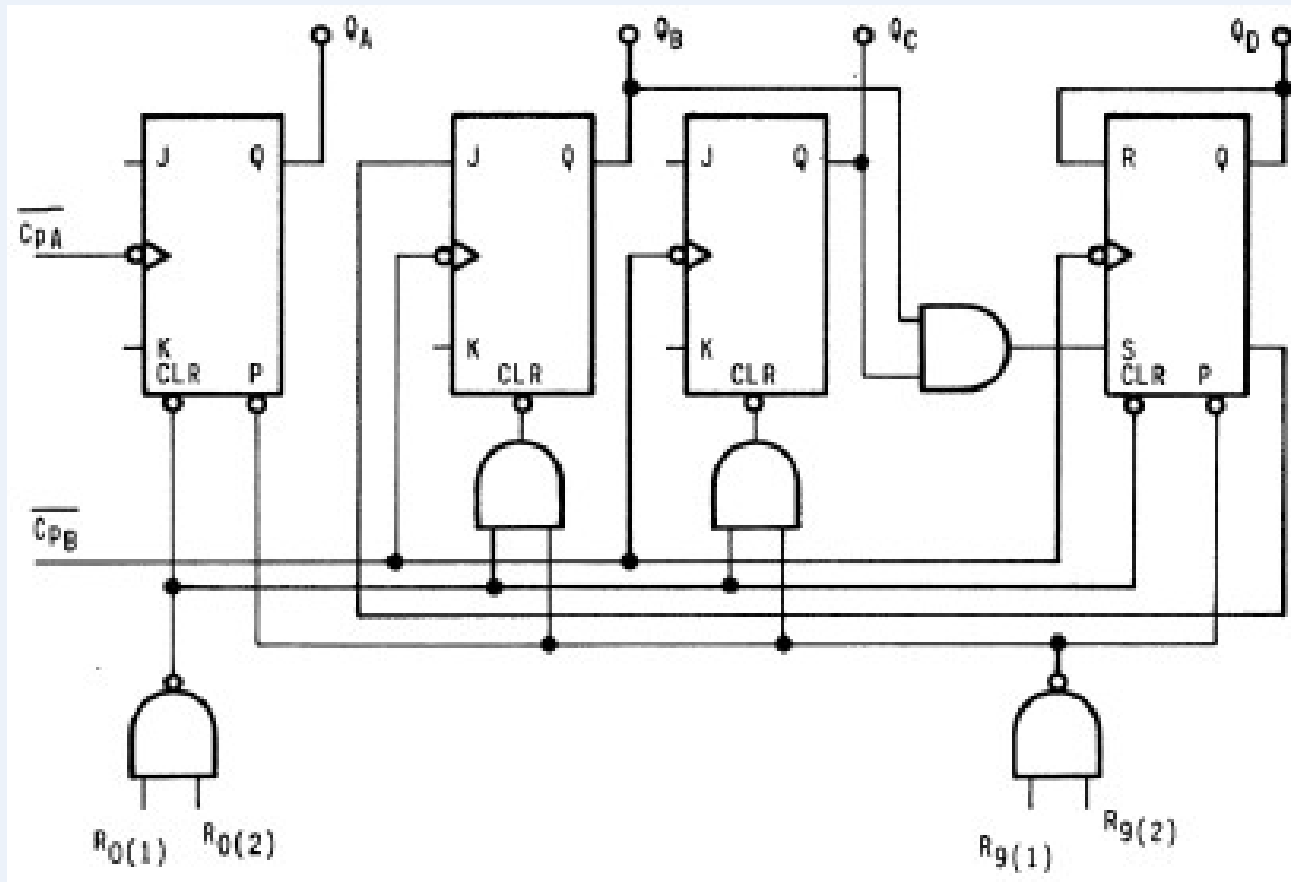
CONTADOR SÍNCRONO

- También llamados contadores en paralelo.
- El reloj afecta a todos los biestables simultáneamente.

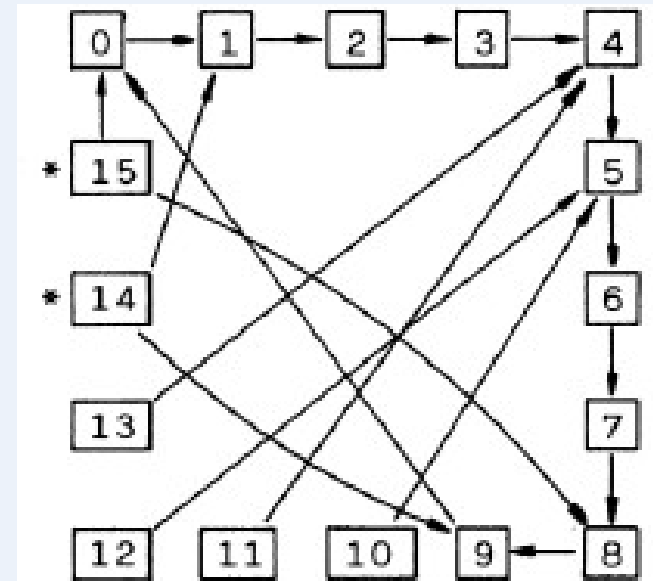
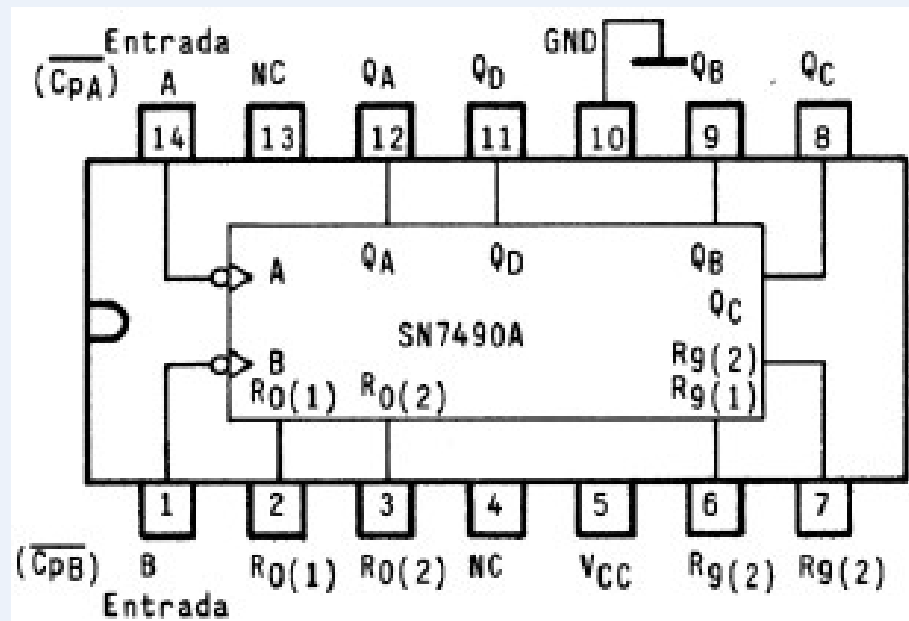


7490

- Es un contador BCD asíncrono, divisor por 2 y por 5.
- Muy popular y de uso poco recomendable.



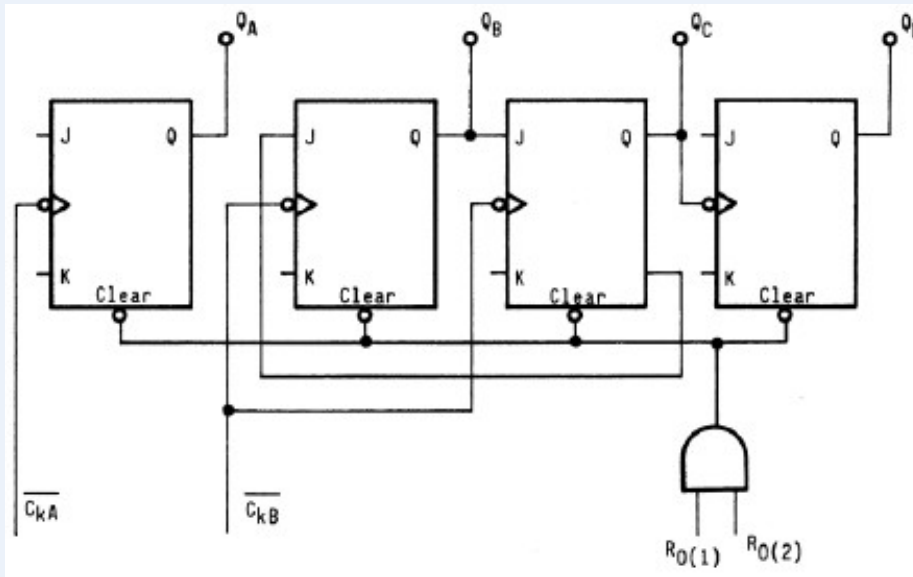
7490



R_{01}	R_{02}	R_{91}	R_{92}	Q_D	Q_C	Q_B	Q_A
1	1	0	X	0	0	0	0
1	1	X	0	0	0	0	0
X	X	1	1	1	0	0	1
X	0	X	0	cuenta			
0	X	0	X	cuenta			
X	0	0	X	cuenta			
0	X	X	0	cuenta			

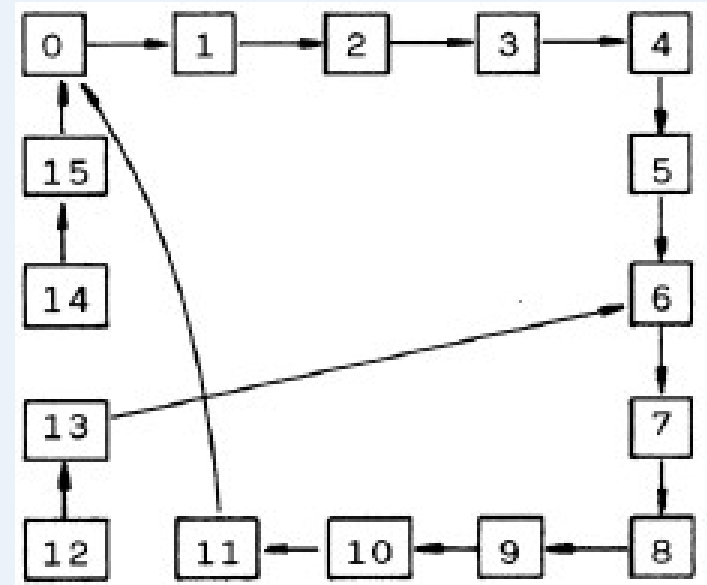
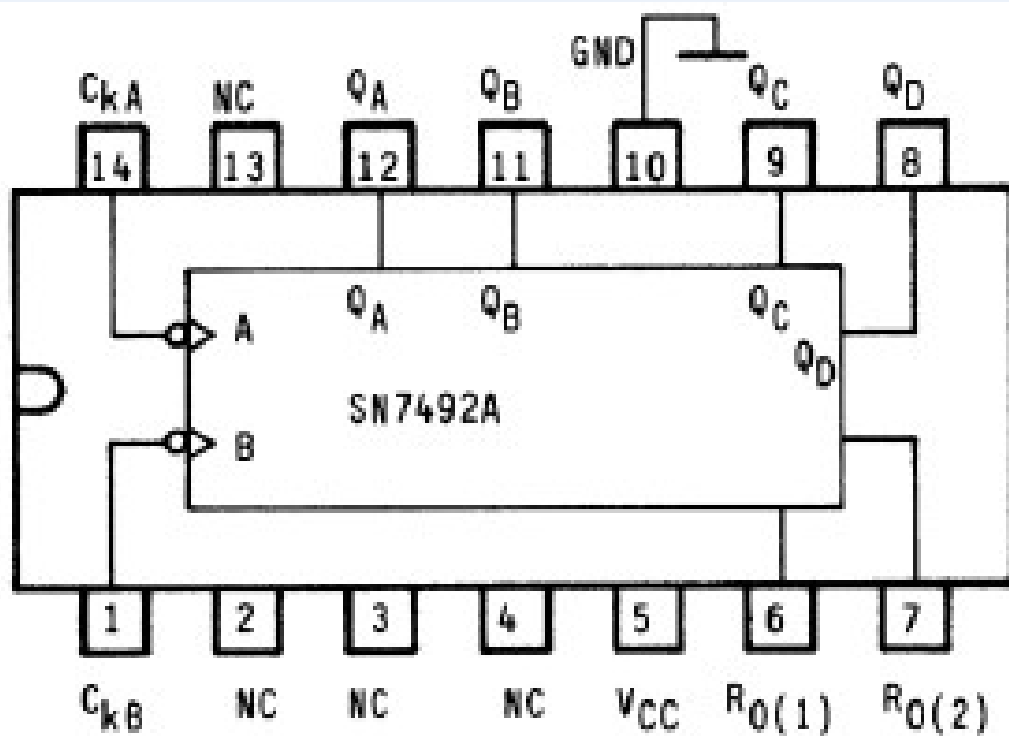
7492

- Contador asíncrono divisor por 12 (2 por 6).
- La numeración no respeta el código binario natural.



cuenta	QD	Qc	QB	QA
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	1	0	0	0
7	1	0	0	1
8	1	0	1	0
9	1	0	1	1
10	1	1	0	0
11	1	1	0	1

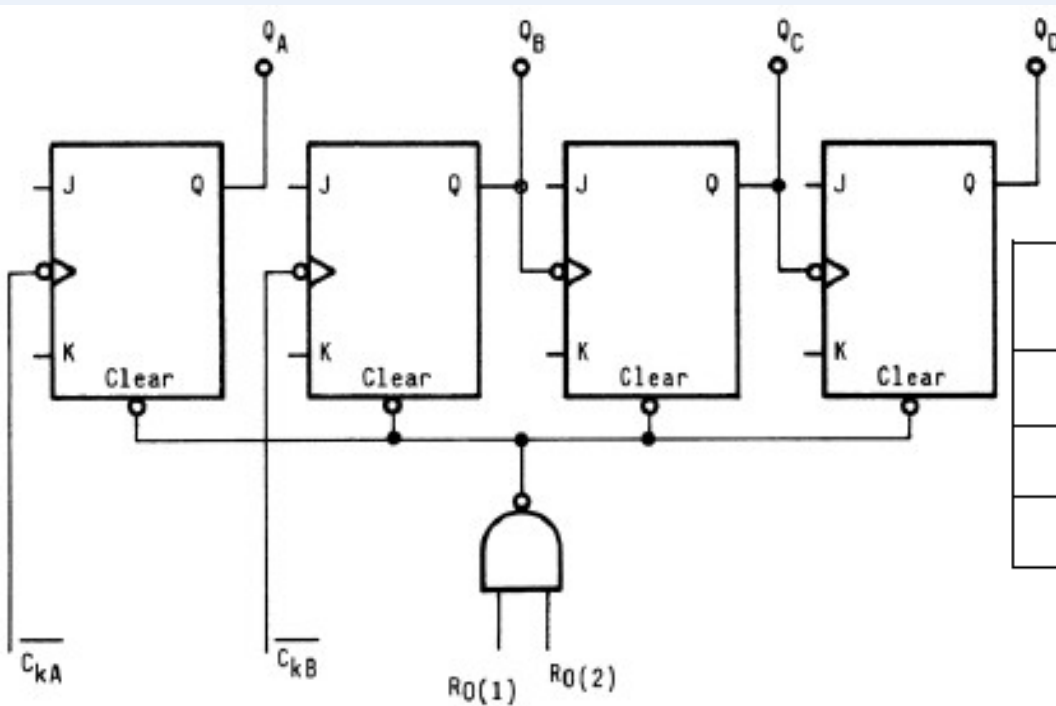
7492



R_{01}	R_{02}	Q_D	Q_C	Q_B	Q_A
1	1	0	0	0	0
0	X	cuenta			
X	0	cuenta			

7493

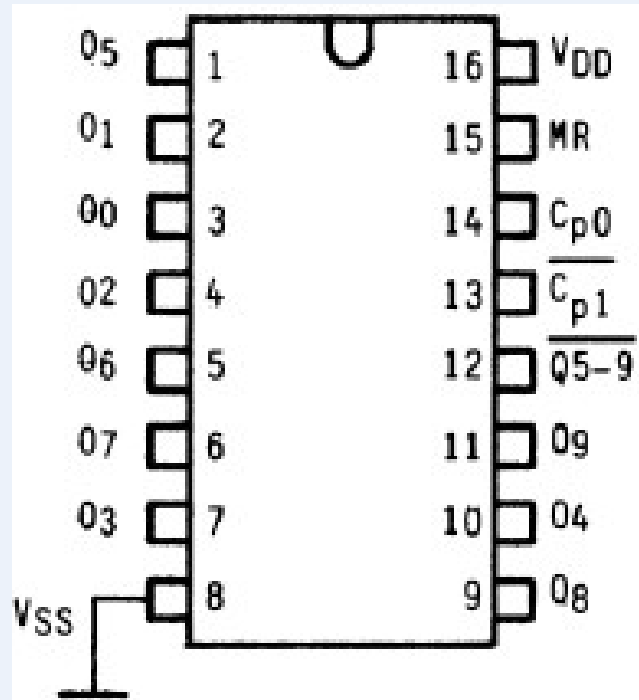
- Contador asíncrono binario de 4 bits. (2 por 8).



R ₀₁	R ₀₂	Q _D	Q _C	Q _B	Q _A
1	1	0	0	0	0
0	X	cuenta			
X	0	cuenta			

4017

- Contador decimal. Basado en un contador Johnson.



MR	Cp	$\bar{C}p$	Función
1	X	X	$Q_0 = Q_{5-9} = 1$
1	X	X	Q_1 a $Q_9 = 0$
0	1	$\downarrow$	cuenta
0	$\uparrow$	0	cuenta
0	0	X	No cambia
0	X	1	No cambia
0	1	$\uparrow$	No cambia
0	$\downarrow$	0	No cambia

MR = Reset maestro. Puesta a 0.

Cp0 = Reloj activado por el flanco de subida.

Cp1 = Reloj activado por el flanco de bajada.

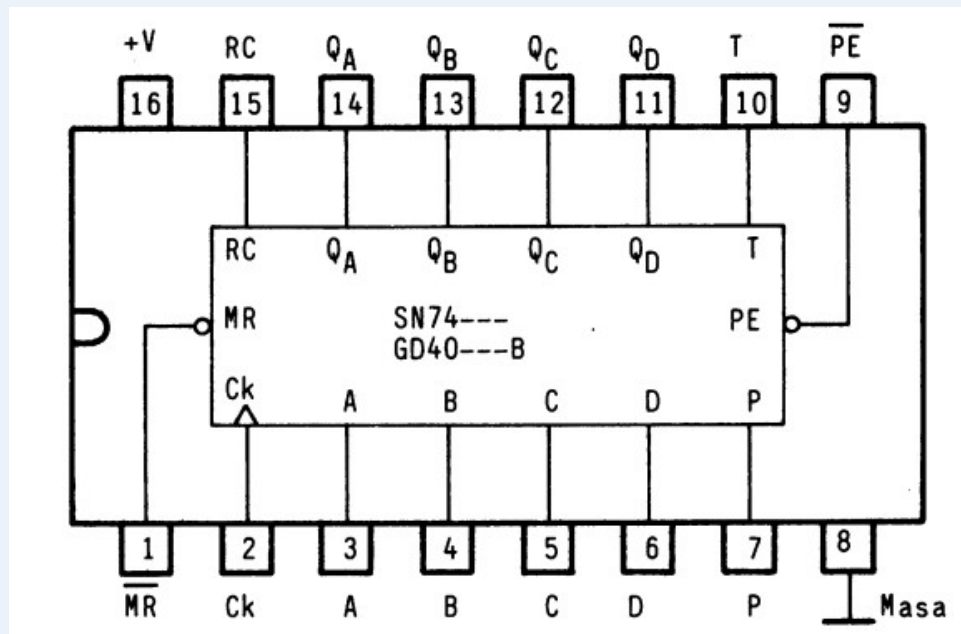
Q5-9 = Da un 0 cuando están a 1 las salidas Q_5 a Q_9 . Es una forma de acarreo.

CONTADORES SÍNCRONOS

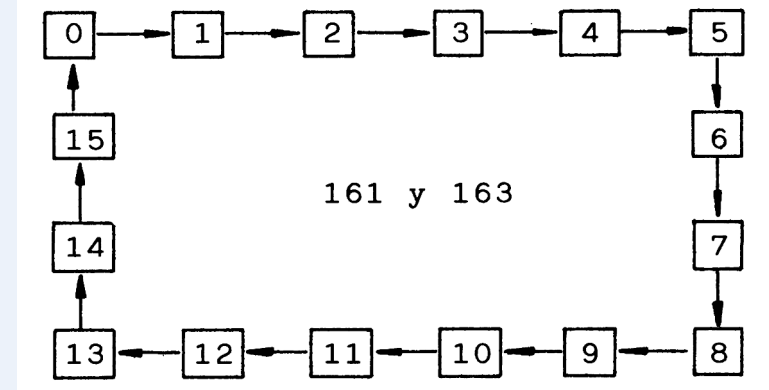
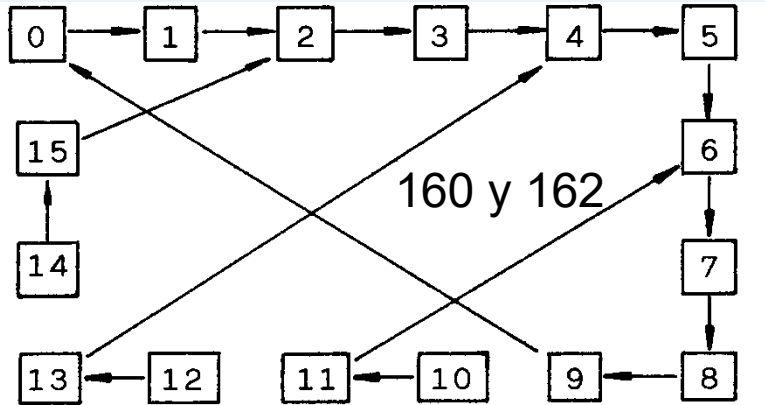
74160. 40160, 74161, 40161, 74162, 40162, 74163 y 40163

- 160. BCD natural (décadas), con puesta a 0 asíncrona.
- 161. Binario de cuatro etapas, con borrado asíncrono.
- 162. BCD natural (décadas), con borrado síncrono.
- 163. Binario de cuatro etapas, con borrado síncrono.

- Son prefijables, podemos elegir el número de inicio de la cuenta.



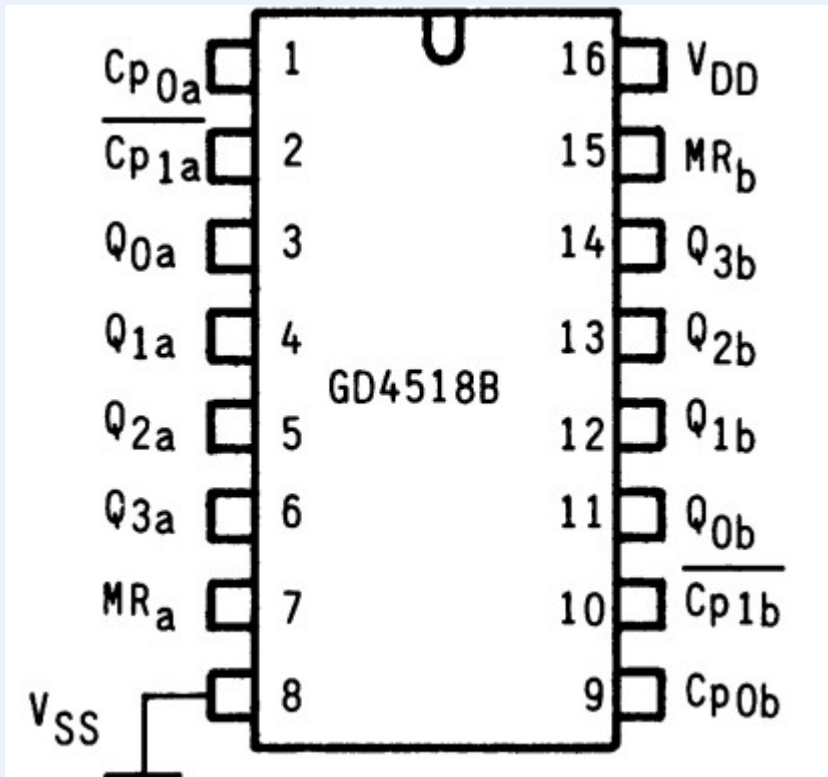
74160. 40160, 74161, 40161, 74162, 40162, 74163 y 40163



- P, CEP, permiso (enable).
- Carga (load, PE).
- T, CET, permiso T, enable T. Igual que el permiso P. Además sin $T=1$, no se activa la salida de acarreo.
- RC, TC. Acarreo, carry output, ripple carry output. Indica el final de la cuenta. Cuando se llega al final de la cuenta, 9 o 15 según el caso, aparece un uno en esta salida de duración similar al tiempo que dura el último 1 de la salida Q_A o Q_0 .

4518

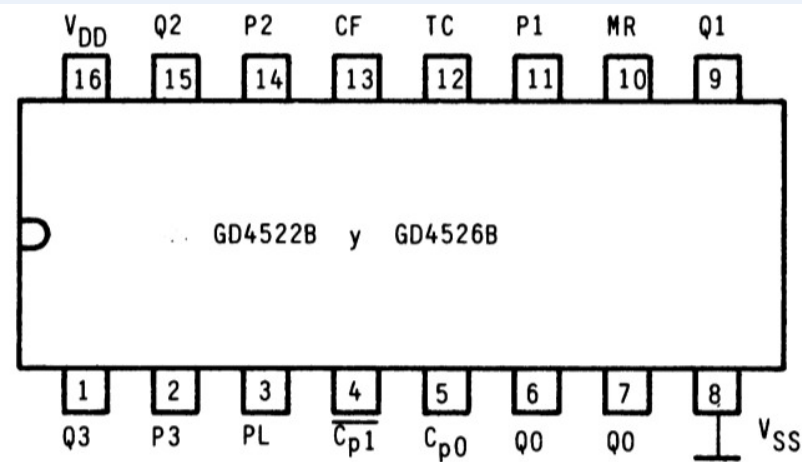
- Dos contadores en BCD natural



Cp	$\overline{Cp}$	MR	Función
$\lceil$	1	0	cuenta
0	$\rfloor$	0	cuenta
$\rfloor$	X	0	no cuenta
X	$\lceil$	0	no cuenta
$\lceil$	0	0	no cuenta
1	$\rfloor$	0	no cuenta
X	X	1	borrado

4520. Dos contadores binarios de cuatro bits.

4522 y 4526 DESCONTADORES

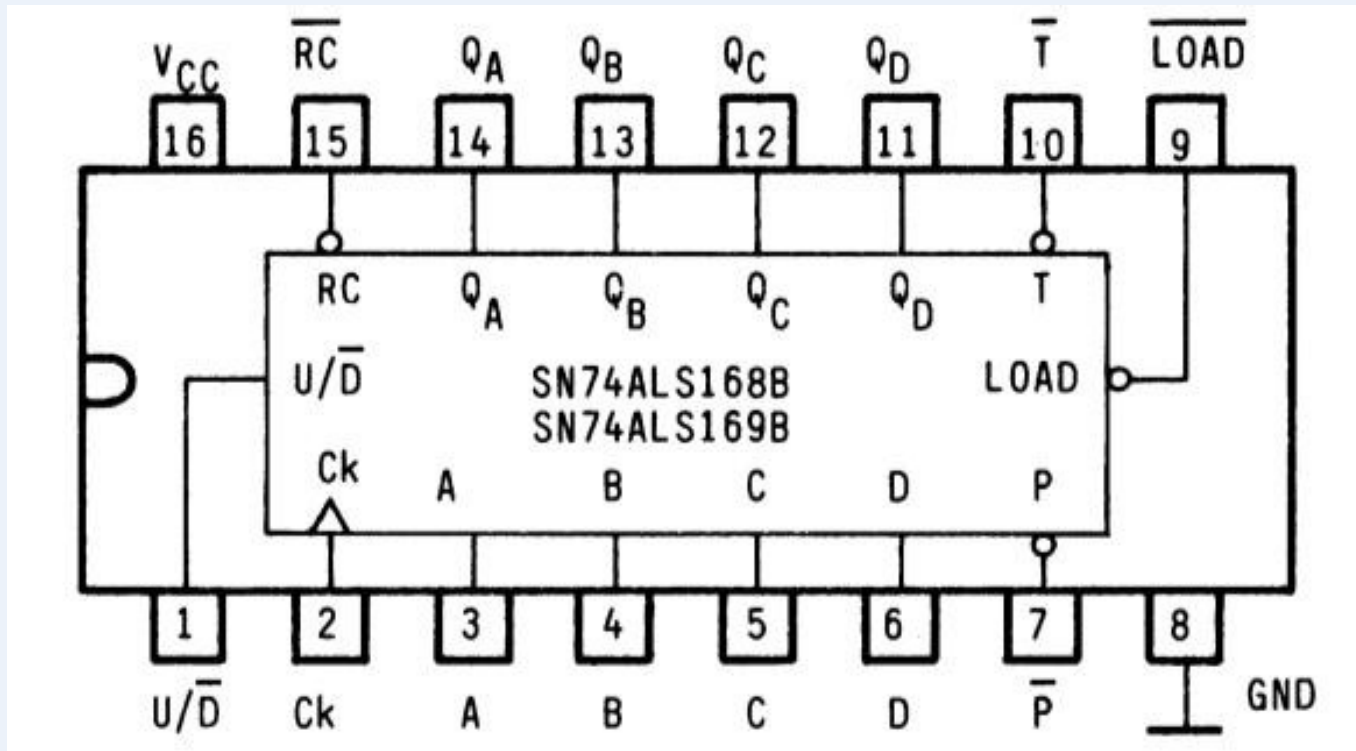


MR	P_L	C_p	C_p	Función
1	X	X	X	puesta a 0
0	1	X	X	preselección (carga)
0	0	$\downarrow$	1	no cambia
0	0	0	$\downarrow$	no cambia
0	0	$\downarrow$	X	no cambia
0	0	X	$\downarrow$	no cambia
0	0	$\downarrow$	0	descuenta
0	0	1	$\downarrow$	descuenta

- Carga = PL, activa con 1. Asíncrona.
- C_p , reloj activado por flanco de bajada.
- $\overline{C_p}$, reloj activado por flanco de subida.
- MR, clear, reset maestro. Puesta a 0 asíncrona.
- TC = acarreo. Indica con un 1 el final de la cuenta.
- CF = count forward input. Entrada del acarreo anterior

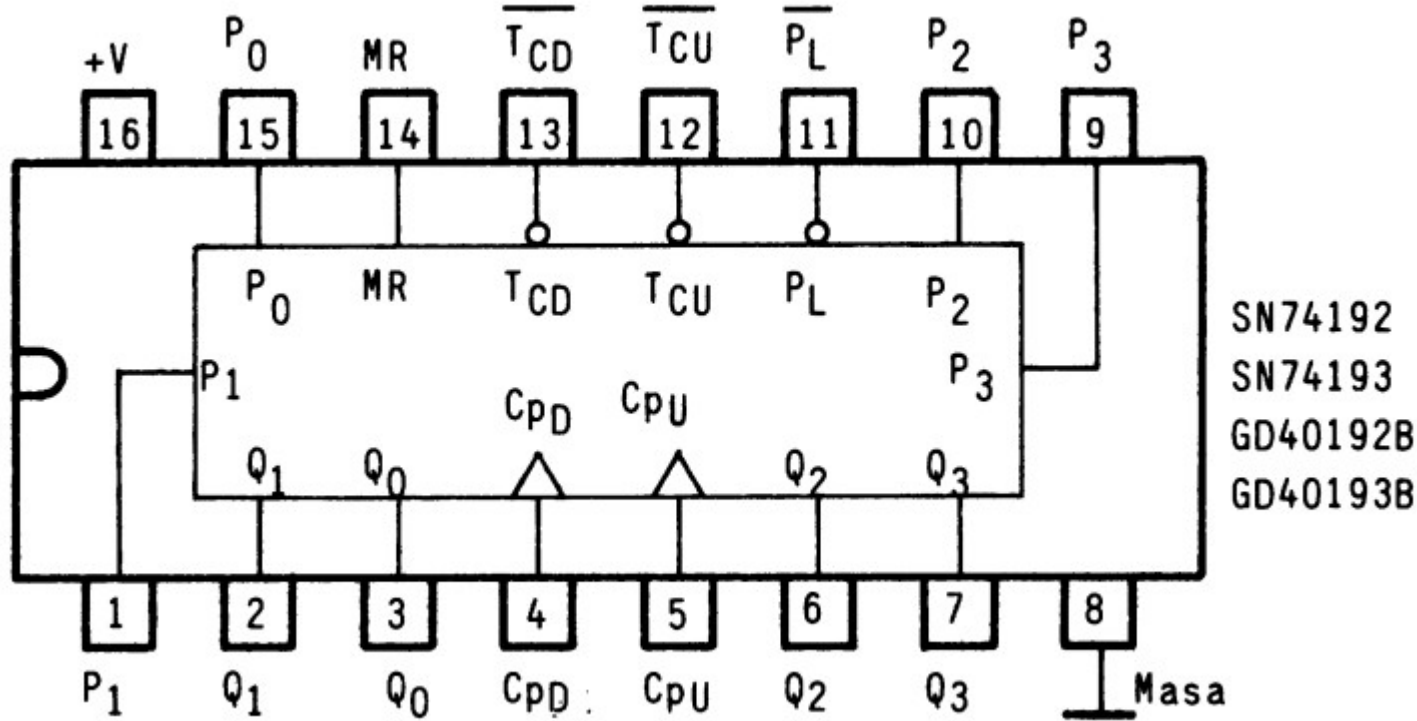
CUENTA-DECUENTA

74168, 74169. Cuenta-descuenta síncronos. 74168 es un BCD y el 169 binario de cuatro etapas.

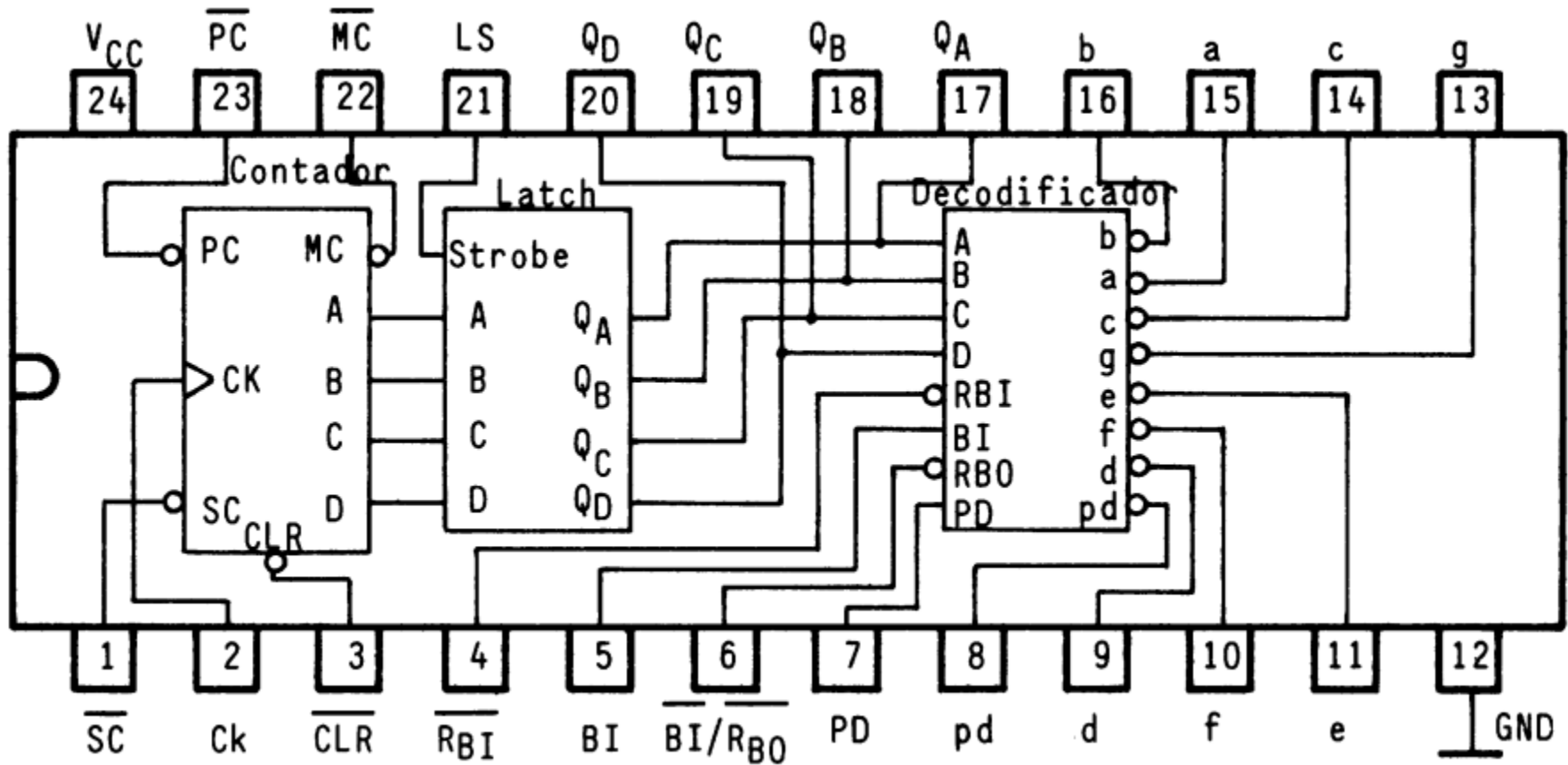


CUENTA-DECUENTA

74192, 40192, 74193, 40193 Cuenta descuenta síncronos. 192 en BCD y 193 en binario de cuatro etapas.

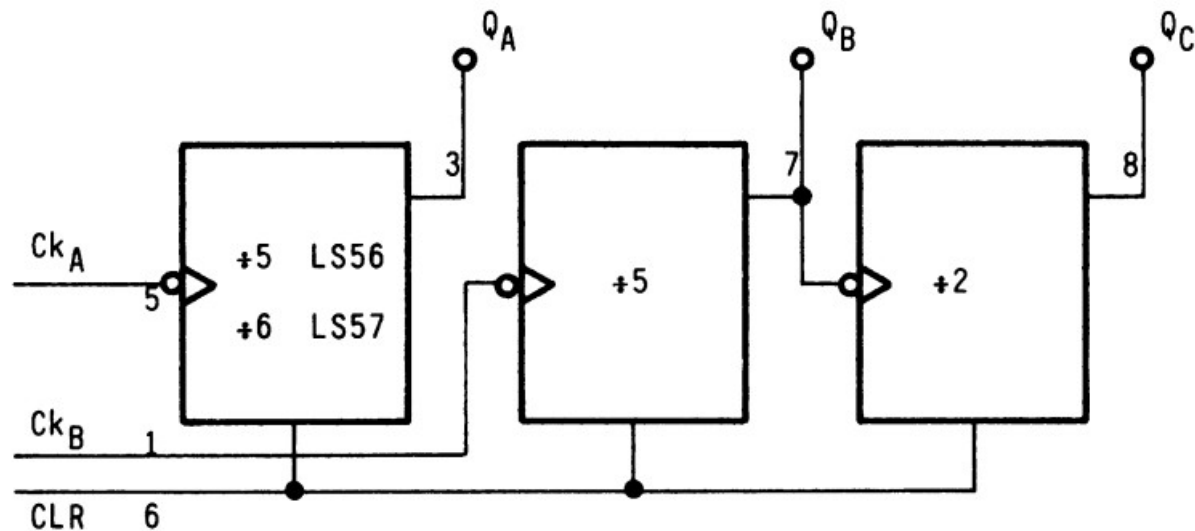
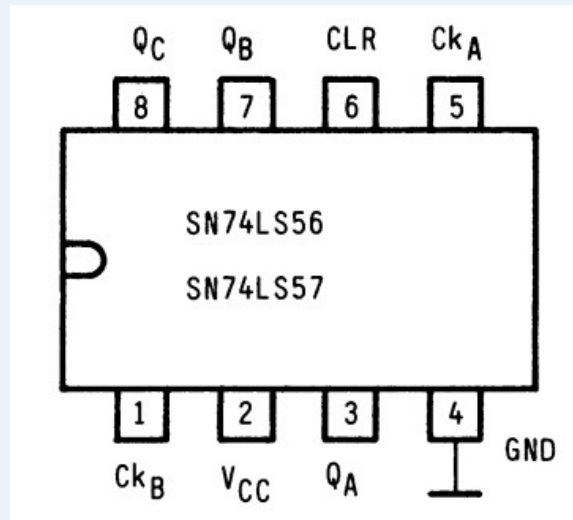


74143



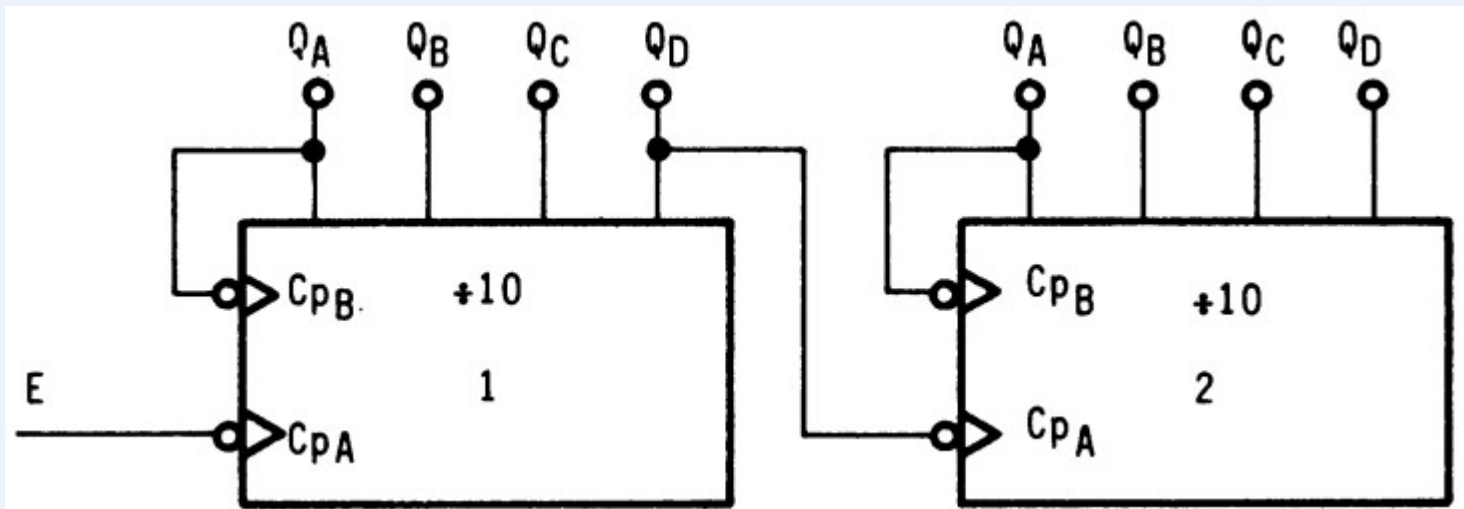
DIVISORES DE FRECUENCIA

7456 y 7457. Divisores de frecuencia por 50 y 60 respectivamente



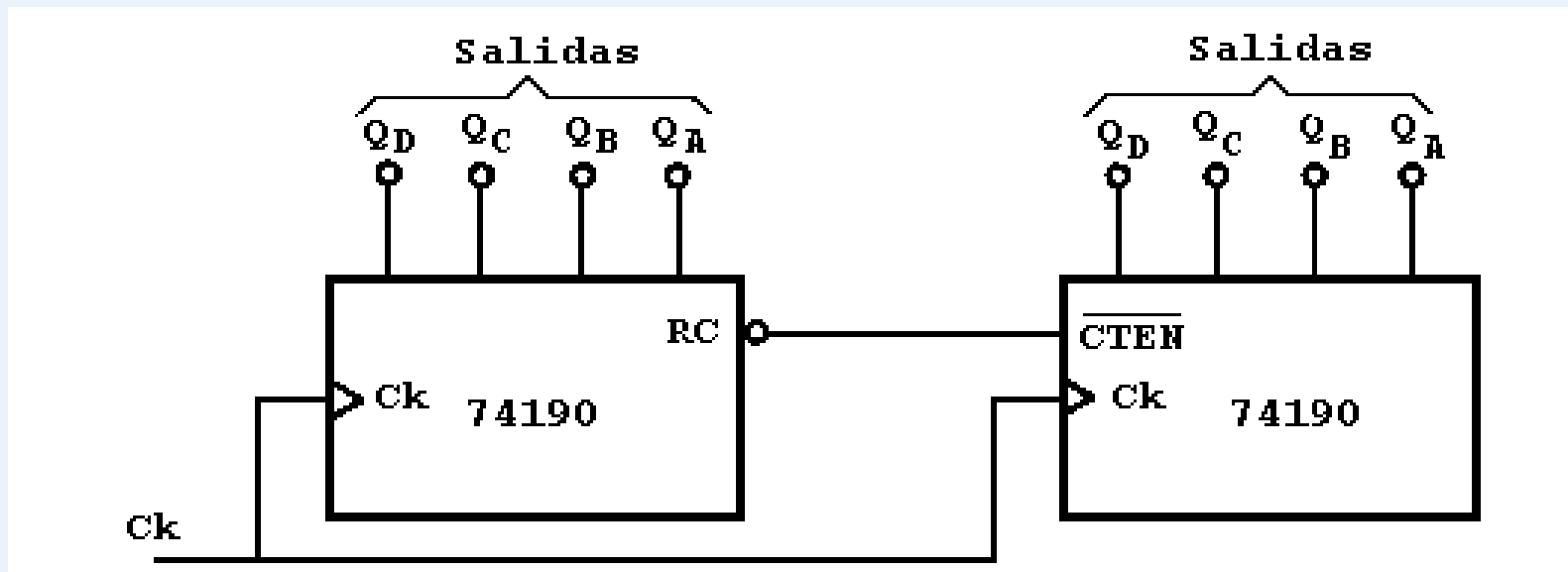
ACOPLAMIENTO ENTRE CONTADORES

- Los circuitos contadores están preparados para acoplarse y aumentar así el número de cuenta.
- En contadores asíncronos se conecta la salida de más peso con la entrada de reloj del siguiente.
- La bajada de la última salida es la señal de reloj del siguiente contador.



ACOPLAMIENTO ENTRE CONTADORES

- En contadores síncronos hay una salida de acarreo que debe conectarse con la entrada de permiso del siguiente contador.
- El reloj es el mismo para los dos contadores.

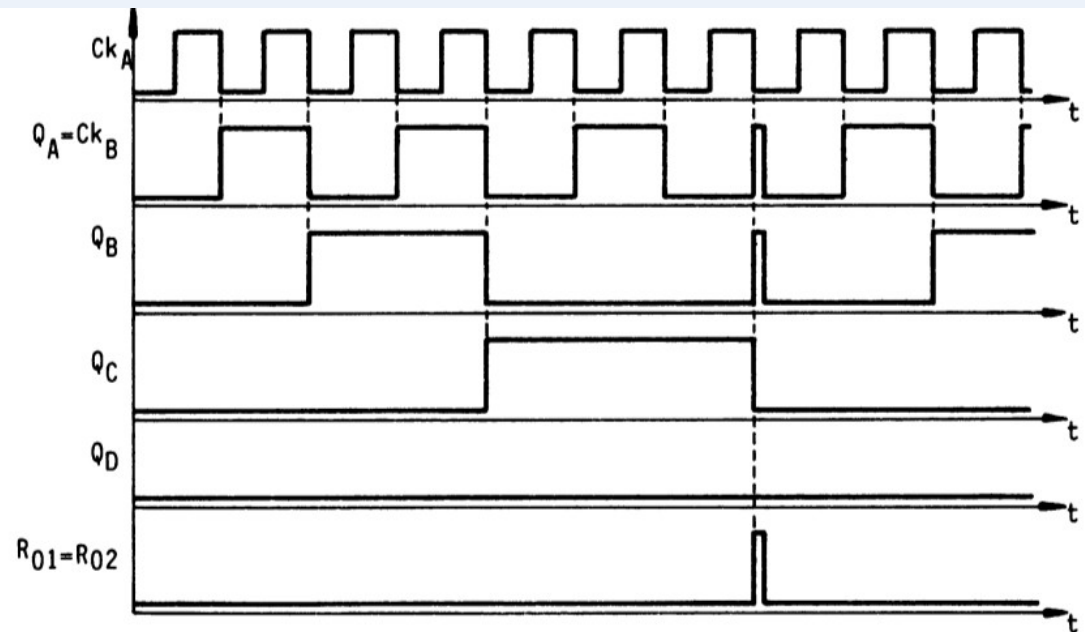
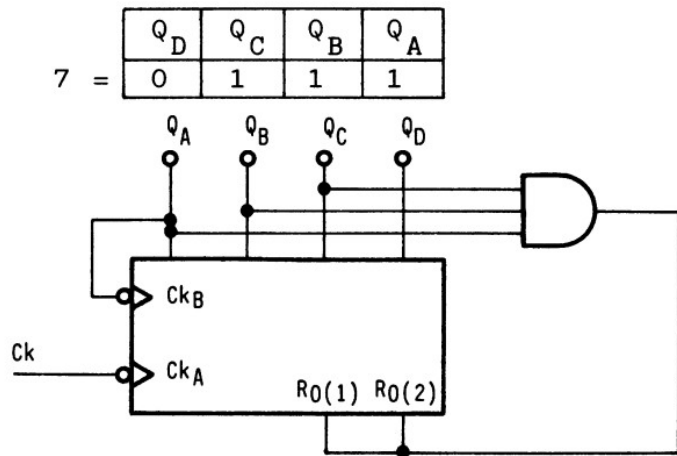


CONTADORES HASTA “n”

- Partiendo de un contador se puede hacer que la cuenta final sea de un número menor, bien deteniendo la cuenta o bien haciendo que cuente una cantidad menor, n .
- Para detener la cuenta, hay que interrumpir la señal del reloj.
- Para hacer que cuente menos, hay que provocar el borrado en el momento deseado.
- La forma de actuar es distinta si se trabaja con contadores asíncronos o contadores síncronos.

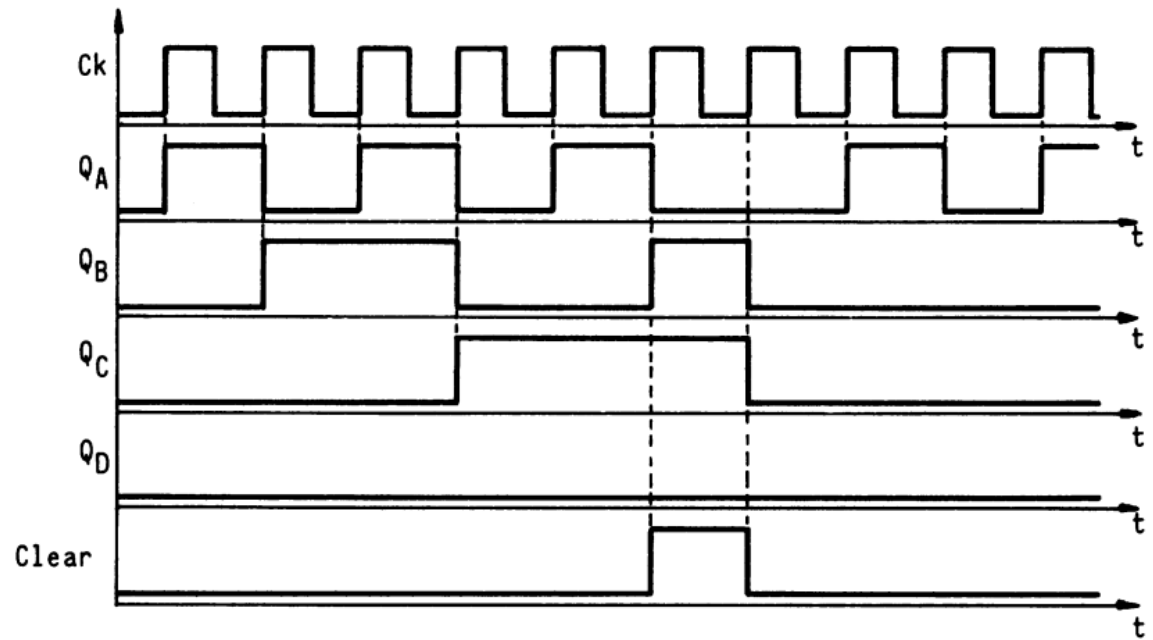
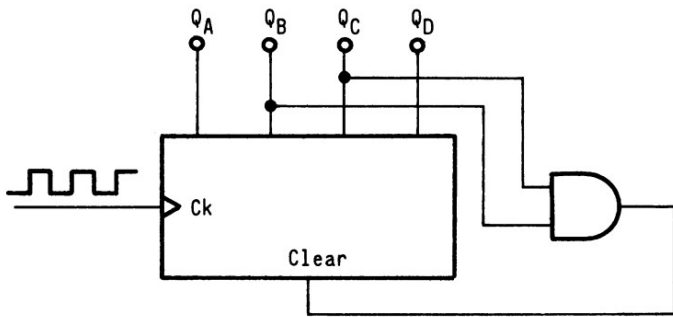
CONTADORES HASTA “n”

- Si queremos que en el contador se reflejen de forma cíclica los números del 0 al 6:
- Con contadores asíncronos debemos generar un borrado cuando se alcance la cuenta de 7.

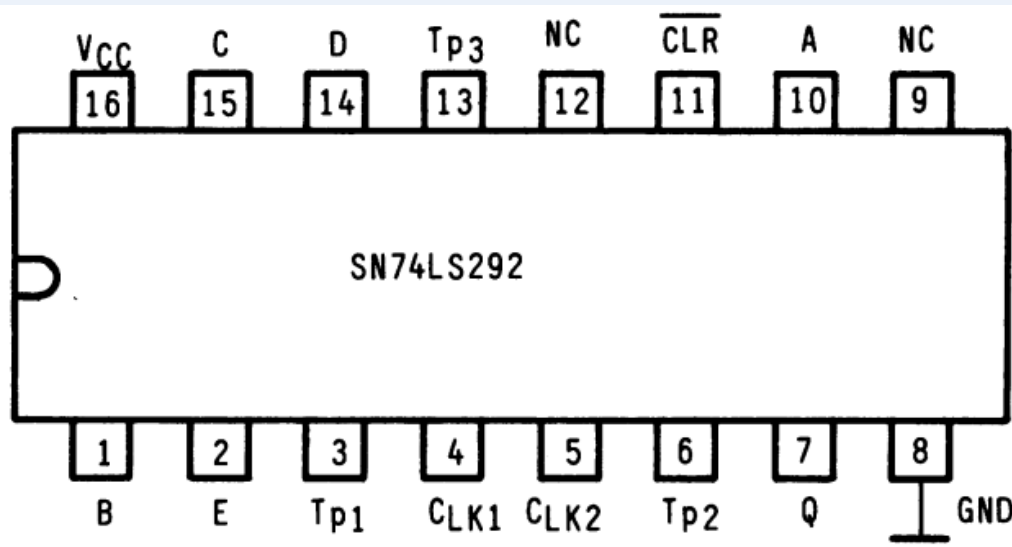


CONTADORES HASTA “n”

- Con contadores síncronos de borrado síncrono hay que preparar la señal para el último número que se desea ver. El borrado se hará efectivo cuando llegue el reloj.



DIVISOR DE FRECUENCIA PROGRAMABLE



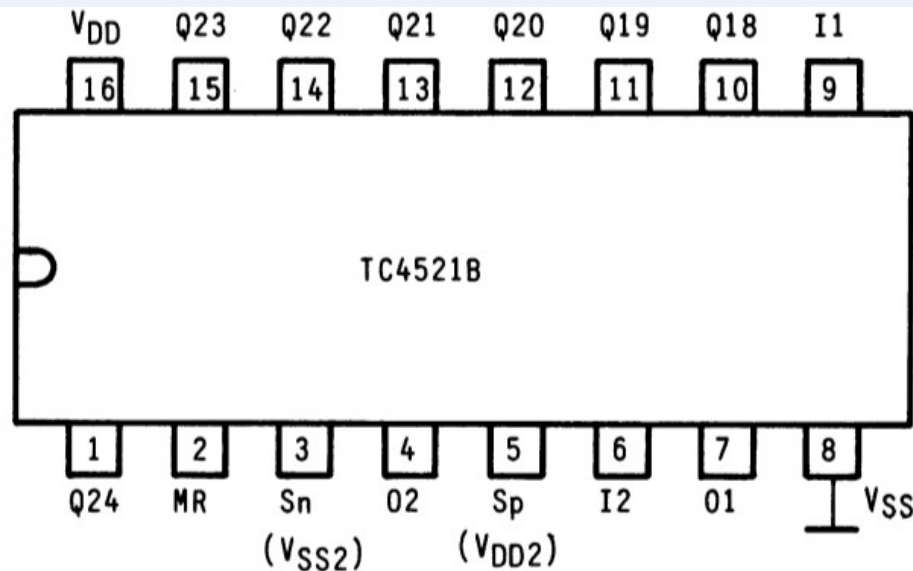
CLR	C _{LK1}	C _{LK2}	Q
0	X	X	borrado
1	↑	0	cuenta
1	0	↑	cuenta
1	1	X	inhibido
1	X	1	inhibido

$$f \text{ de } Q = \frac{f \text{ de entrada}}{2^n}$$

Ejemplo: EDCBA = 10011 = 19

$$f \text{ de } Q = \frac{f \text{ de entrada}}{2^n} = \frac{f \text{ de entrada}}{524288}$$

OSCILADOR CON DIVISOR DE FRECUENCIA



Es una mezcla entre un oscilador y un divisor de frecuencia binario de 24 etapas, de las que solamente son accesibles las últimas salidas.

$$Q = \text{salida.} \quad f_{Qn} = \frac{f \text{ de reloj}}{2^n}$$

MR = puesta a 0.

O1 y O2 = salida del oscilador.

I1 e I2 = entrada del oscilador.

